

Non-U.S. Patent References

Reference No. 21 (cont'd)

Abstract: [from JPO website – PAJ]

PURPOSE: To improve photometric differences of every dot at a low cost by controlling drivings of respective LED chips based on display data according to specific luminance correcting data.

CONSTITUTION: Gradation control circuits 10, 11 control lighting times of every dot based on display data by referring to a gradation time calculated with a gradation time detecting circuit 12 to display photometrics of respective dots in 256 tones and also have functions determining the number of displays of respective dots by controlling drivings of respective LED chips 1a by a data output circuit 3 based on the display data according to luminance correcting data read out from RAMs 14, 15. Then, gradation displays of respective dots are performed by adjusting lighting times based on the display data and moreover the number of these display operations during a reset SE is determined by luminance correcting data. Thus, lighting times, that is, luminances of respective dots during the reset SE are determined not only by the display data but also by luminance correcting data.

LEGAL STATUS

[Date of request for examination] 06.03.2000

[Date of sending the examiner's decision of rejection] 23.04.2002

Reference No. 22

L99 ANSWER 116 OF 139 WPIX (C) 2002 THOMSON DERWENT

AN 1995-102742 [14] WPIX Full-text

DNN N1995-080853

TI **Light emitting diode planar display** - has command module to control light-emitting intensity of each element w.r.t. correction coefficient stored in memory.

DC P85 T04 W03 W05

PA (TOZA) TOYODA GOSEI KK

CYC 1

PI JP 07028427 A 19950131 (199514)* 3p

ADT JP 07028427 A JP 1993-193114 19930707

PRAI JP 1993-193114 19930707

AB JP 07028427 A UPAB: 19950412

The planar display (20) has each light-emitting element positioned in a dot matrix. There is a correction coefficient memory for every element. The intensity command data module for the light-emitting intensity of each elements needs is rectified according to the correction coefficient. The display (20) has a drive to control the light-emitting intensity of each element variably.

ADVANTAGE - Improved heterogeneity of light-emitting intensity and colour tone. Simplified mfr.

Dwg.1/1

Abstract: [from JPO website – PAJ]

PURPOSE: To prevent the unequal light emission and unequal color tones of the LED plane display and to facilitate production thereof.

CONSTITUTION: This LED plane display is provided with a correction factor memory means 2 which stores correction factors by each of respective elements, an arithmetic means 1 which reads the correction factors in correspondence to the elements to be lighted from this correction factor memory means 2 and computes correction intensity command data by correcting the intensity command data according to these correction factors and driving means 3 to 11 which variably control the light emission intensity of the respective elements in accordance with the correction intensity command data outputted by this arithmetic means 1. The variations in the characteristics of the respective elements are corrected by

Non-U.S. Patent References

Reference No. 22 (cont'd)

this correction, by which the uniformly emitted light is obtd. There is no need for strictly selecting elements having the uniform characteristics at the time of the production and, therefore, the production is easy.

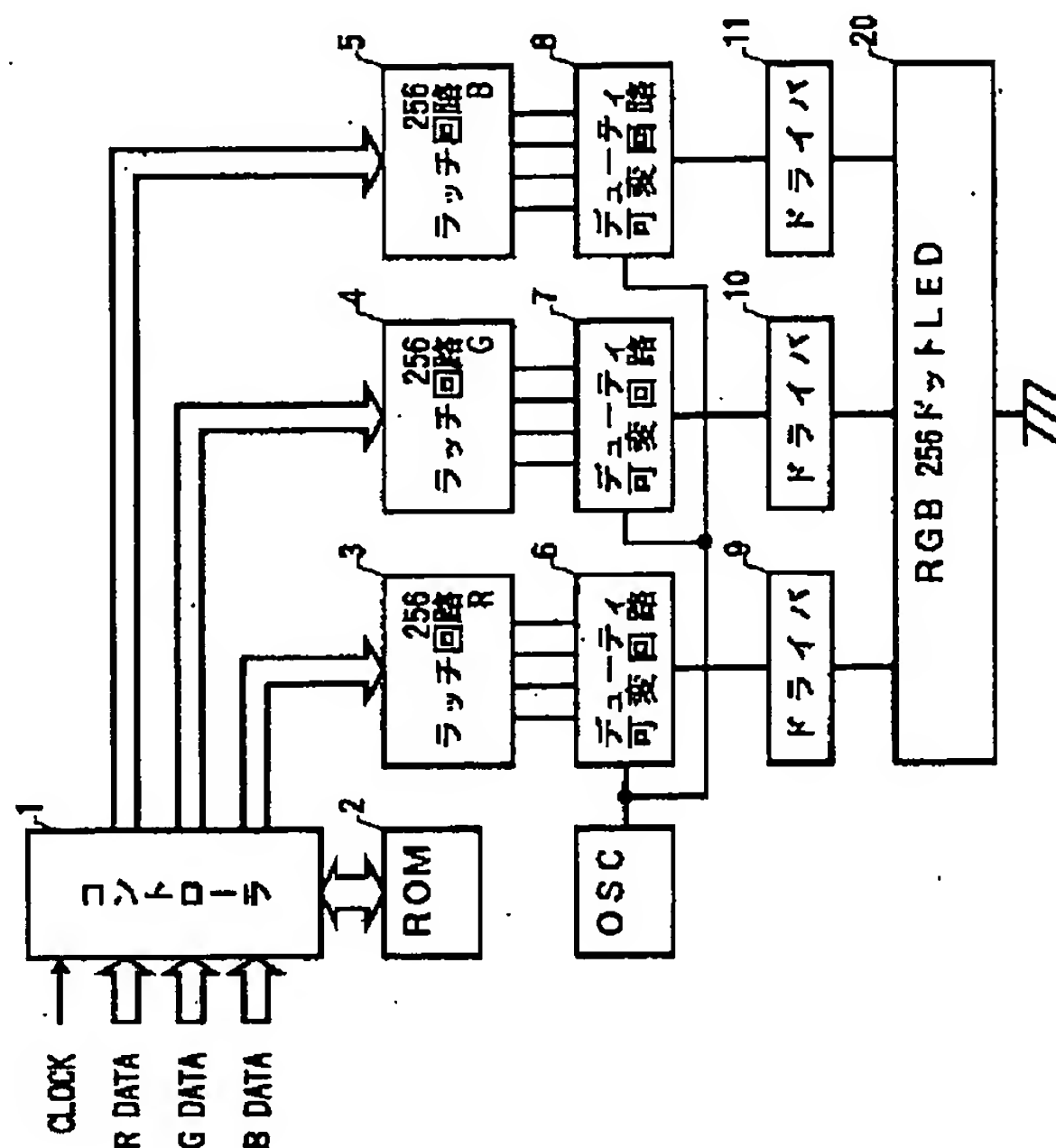
LEGAL STATUS

[Date of request for examination]

19.04.2000

[Date of sending the examiner's decision of rejection]

05.03.2002



(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/32		9176-5G		
	3/20	K 9176-5G		
H 0 1 L 33/00		J 7376-4M		
H 0 4 N 5/66	1 0 3	9186-5C		

審査請求 未請求 請求項の数1 F D (全 3 頁)

(21)出願番号 特願平5-193114

(22)出願日 平成5年(1993)7月7日

(71)出願人 000241463

豊田合成株式会社

愛知県西春日井郡春日町大字落合字長畑1
番地

(72)発明者 水谷 淳一

愛知県西春日井郡春日町大字落合字長畑1
番地 豊田合成株式会社内

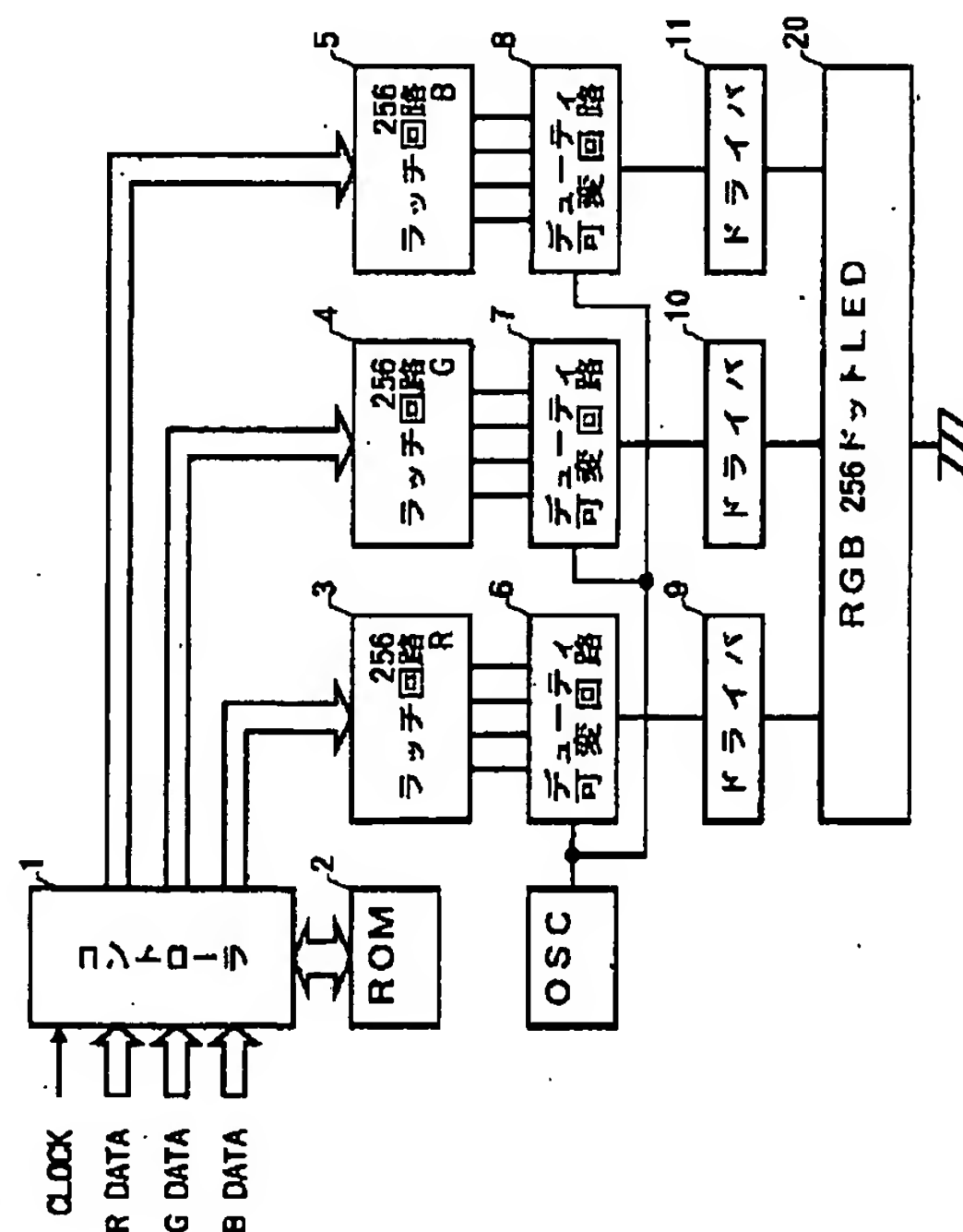
(74)代理人 弁理士 藤谷 修

(54)【発明の名称】 LED平面ディスプレイ

(57)【要約】

【目的】LED平面ディスプレイにおいて、発光ムラ、色調ムラを防止すると共にその製造を容易化すること。

【構成】各素子毎に補正係数を記憶する補正係数記憶手段2と、各素子の発光強度を指令する強度指令データを入力して、補正係数記憶手段から点灯すべき素子に対応した補正係数を読み取り、その補正係数に応じて強度指令データを補正して、補正強度指令データを演算する演算手段1と、演算手段の出力する補正強度指令データに基づいて、各素子の発光強度を可変的に制御する駆動手段3～11とを設けたことである。この補正により、各素子の特性のバラツキを補正して、均一な発光を得ることができる。又、補正することで、製造時に特性が均一な素子を厳選する必要はないので、製造が容易となる。



【特許請求の範囲】

【請求項 1】 各発光素子をドットマトリックスに配設した平面ディスプレイにおいて、

各素子毎に補正係数を記憶する補正係数記憶手段と、各素子の発光強度を指令する強度指令データを入力して、前記補正係数記憶手段から点灯すべき素子に対応した補正係数を読み取り、その補正係数に応じて前記強度指令データを補正して、補正強度指令データを演算する演算手段と、

前記演算手段の出力する前記補正強度指令データに基づいて、各素子の発光強度を可変的に制御する駆動手段とを有することを特徴とする LED 平面ディスプレイ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、LED をドットマトリックスに配列した平面ディスプレイにおいて、発光強度の不均一性や色調の不均一性を改善したものに関する。

【0002】

【従来技術】 従来、ドットマトリックス平面ディスプレイは、行及び列の駆動トランジスタ、電流制限抵抗、発光ダイオードが 1 組となって、ドットマトリックスに配列されている。そして、この平面ディスプレイの駆動は、全ての素子に対する発光強度の指令値が等ければ、全ての素子に対して、同一のデューティ比、電流値としている。

【0003】

【発明が解決しようとする課題】 しかしながら、上記の駆動トランジスタ、電流制限抵抗、発光ダイオード等に製造上、品質のバラツキがある。このため、平面ディスプレイにおいて、発光ムラが生じ、カラー表示の場合には、3 原色の発光強度が不均一となるため、色調ムラが発生した。

【0004】 従って、このことを防止するためには、各駆動トランジスタ、電流制限抵抗、発光ダイオードの品質を均一とすることが必要となり、平面ディスプレイに組付ける前に、そそれの特性を測定して、特性が同一のものを厳選する必要がある。このため、製造に時間及びコストがかかっていた。

【0005】 本発明は、上記の課題を解決するために成されたものであり、その目的は、LED 平面ディスプレイにおいて、発光ムラ、色調ムラを防止すると共に、その製造を容易化することである。

【0006】

【課題を解決するための手段】 上記課題を解決するための本発明の構成は、各発光素子をドットマトリックスに配設した平面ディスプレイにおいて、各素子毎に補正係数を記憶する補正係数記憶手段と、各素子の発光強度を指令する強度指令データを入力して、補正係数記憶手段から点灯すべき素子に対応した補正係数を読み取り、その補正係数に応じて前記強度指令データを補正して、補

正強度指令データを演算する演算手段と、演算手段の出力する補正強度指令データに基づいて、各素子の発光強度を可変的に制御する駆動手段とを設けたことである。

【0007】

【発明の作用及び効果】 各素子毎の特性は、補正係数として補正係数記憶手段に記憶される。そして、各素子に対する強度指令データが与えられると、この各素子毎の補正係数に従って、強度指令データが補正される。即ち、同一の指令値を与えても発光強度の低い素子は補正係数が大きく、発光強度の高い素子は補正係数が小さく設定される。そして、各素子に対して同一の強度指令データが与えられた時、各素子毎に異なる補正強度指令データに基づいて、各素子が駆動され、各素子は同一の発光強度で発光することになる。この結果、発光ムラ、色調ムラがなくなる。又、特性の均一な素子を厳選することが必要でなくなるので、製造が極めて容易となる。

【0008】

【実施例】 図 1 において、コントローラ 1 にクロック信号と R、G、B の強度指令データ信号が入力している。コントローラ 1 には補正係数を記憶した ROM 2 が接続されており、コントローラ 1 の出力は R、G、B 用のラッチ回路 3、4、5 に接続されている。そして、R、G、B 用のラッチ回路 3、4、5 には、デューティ可変回路 6、7、8 が、それぞれ、接続されており、それぞれのデューティ可変回路 6、7、8 には、ドライバー 9、10、11 が接続されている。そして、ドライバー 9、10、11 により、R、G、B 用の平面ディスプレイ 20 がダイナミック駆動される。

【0009】 ROM 2 に記憶される補正係数は、各素子を基準のデューティ比信号で駆動して、各素子の発光強度を測定する。例えば、デューティ比が 50% の信号で駆動して、 n 個の素子の発光強度が I_1, I_2, \dots, I_n であったとする。この時の平均値を I_0 とする。各素子の補正係数 K_1, K_2, \dots, K_n は、 $I_0/I_1, I_0/I_2, \dots, I_0/I_n$ で演算される。

【0010】 この補正係数 K_1, K_2, \dots, K_n が R、G、B に対して ROM 2 に記憶される。次に、このディスプレイ 20 の駆動時の本装置の作用について説明する。コントローラ 1 に、R、G、B の各素子の発光強度を表すデータが 8 ビットのパラレルデータで、順次、入力される。例えば、R の各素子に対して、強度指令データ D_1, D_2, \dots, D_n が入力される。すると、その強度指令データに対して、補正演算が実行され、補正強度指令データ C_1, C_2, \dots, C_n が演算される。この補正強度指令データ C_1, C_2, \dots, C_n は、 $D_1 \times K_1, D_2 \times K_2, \dots, D_n \times K_n$ で演算される。即ち、強度指令データ D_0 の入力に対して、デューティ比が 50% と決定され、そのデューティ比が 50% の信号で駆動した時に、発光強度が低い素子は、1 よりも大きな補正係数 K_i が掛け算されて、発光強度を高くするように補正される。又、デュー

ティ比が50%の信号で駆動した時に、発光強度が高い素子は、1よりも小さな補正係数 K_j が掛け算されて、発光強度を低くするように補正される。

【0011】このように補正された補正強度指令データ C_1, C_2, \dots, C_n に基づいて、デューティ比 R_1, R_2, \dots, R_n (%) が演算される。デューティ比 R_1, R_2, \dots, R_n は、 $50 + A(C_1 - D_0)$, $50 + A(C_2 - D_0)$, \dots , $50 + A(C_n - D_0)$ で演算される。即ち、補正強度指令データが D_0 に等しいならば、デューティ比は50%であり、 A は補正強度指令データのデューティ比に対する感度である。

【0012】このようにして得られた各素子の補正強度指令データは、R、G、B毎に、ラッチ回路3、4、5にの各素子に対応したアドレスに、それぞれ、記憶される。そして、各素子の値がラッチ回路3、4、5から、順次、デューティ比可変回路6、7、8に読み出されて、平面ディスプレイ20がダイナミック駆動される。

【0013】尚、上記実施例では、各素子毎に1つの補

正係数を設けたが、各素子の発光特性が必ずしも直線でない場合には、その直線性を補正するために、強度指令データの入力レンジを複数に分割して、その分割されたレンジ毎に、補正係数を設定するようにしても良い。そして、駆動時には、強度指令データがどのレンジに存在するかを判定した後、そのレンジにおける補正係数を用いて、強度指令データを補正するようにしても良い。そのようにすることで、各素子の直線性も補正することが可能となる。

【図面の簡単な説明】

【図1】本発明の具体的な実施例に係るLED平面ディスプレイの構成を示したブロック図。

【符号の説明】

- 1…コントローラ
- 3、4、5…ラッチ回路
- 6、7、8…デューティ比可変回路
- 20…平面ディスプレイ

【図1】

